

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-036111

(43)Date of publication of application : 07.02.1997

(51)Int.Cl. H01L 21/3205

(21)Application number : 07-183679

(71)Applicant : MIYAGI OKI DENKI KK  
OKI ELECTRIC IND CO LTD

(22)Date of filing : 20.07.1995

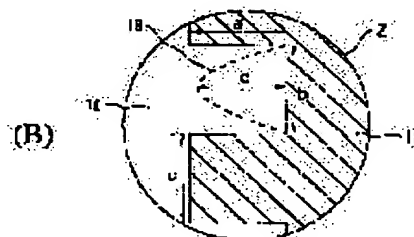
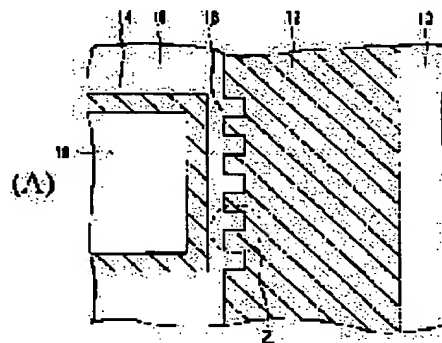
(72)Inventor : MAGAKI TORU  
YANAI TETSURO

## (54) WIRING STRUCTURE OF SEMICONDUCTOR DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To accomplish a wiring structure with which the generation of a lateral hillock can be suppressed.

SOLUTION: The first wiring 12 of about  $5\ \mu\text{m}$  in width is provided on a board 10. Also, the second wiring 14 of about  $1\ \mu\text{m}$  in width is provided as a structure located adjacent to the first wiring 12 on the board 10. A rectangular-shaped continuous rugged part is provided on the side wall part 16 of the first wiring in close vicinity to the second wiring 14.



## LEGAL STATUS

[Date of request for examination] 26.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-36111

(43) 公開日 平成9年(1997) 2月7日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/3205

識別記号

片内整理番号

F I

H 0 1 L 21/88

技術表示箇所

B

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平7-183679

(22) 出願日 平成7年(1995) 7月20日

(71) 出願人 591048162

宮城沖電気株式会社

宮城県黒川郡大衡村沖の平1番地

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 間垣 徹

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72) 発明者 矢内 鉄郎

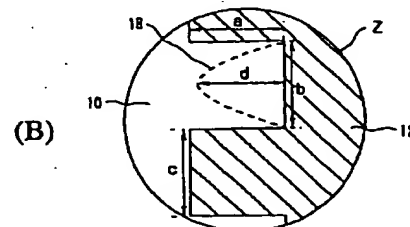
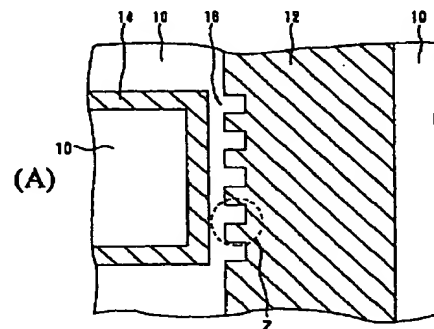
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(74) 代理人 弁理士 大垣 孝

(54) 【発明の名称】 半導体装置の配線構造

(57) 【要約】

【目的】 ラテラルヒロックの発生を抑制できる配線構造の実現。

【構成】 基板10上に、5 $\mu$ m程度の幅の第1配線12を設けてある。また、基板10上のこの第1配線12と近接した構造として1 $\mu$ m程度の幅の第2配線14を設けてある。そして、この第2配線14と近接した第1配線の側壁部分16に、連続した矩形状の凹凸を設けている。10: 基板 12: 第1配線 14: 第2配線  
16: 側壁部分 18: ラテラルヒロック

第1実施例

## 【特許請求の範囲】

【請求項 1】 半導体装置において、半導体の下地上に形成された配線構造であって、前記下地上の構造と近接した当該配線構造の側壁部分の少なくとも一部分に凹凸を具えてなることを特徴とする半導体装置の配線構造。

【請求項 2】 請求項 1 に記載の半導体装置の配線構造において、配線構造の前記凹凸を具えた側壁部分と背中合わせとなる側壁部分に、前記凹凸に対応した凹凸を具えたことにより、前記両側壁部分に挟まれた当該配線構造の部分の幅を一定としてあることを特徴とする半導体装置の配線構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、半導体装置における配線構造、特に、幅の広い部分の配線構造に関する。

## 【0002】

【従来の技術】 近年、半導体素子の微細化に伴って、素子間を接続する配線層も微細加工化が進み、配線幅および配線間隔は  $1\mu\text{m}$  以下のいわゆるサブミクロンの配線構造（配線層）が形成されている。

## 【0003】

【発明が解決しようとする課題】 しかしながら、半導体装置の製造工程中において、基板上に配線（例えばアルミニウム（Al）配線）を形成した後に熱処理を行うと、この Al 配線の Al 結晶が部分的に異常成長することがある。特に、Al 配線の側壁部分から基板面に平行な方向に異常成長するものをラテラルヒロックと称する。このラテラルヒロックは、Al 配線のうち、配線の幅や面積の広い部分の側壁部分に発生し易い。これは、配線の幅や面積の広い部分の側壁部分には、幅が狭い部分の側壁部分よりも横方向に大きな応力がかかるためである。

【0004】 そして、このラテラルヒロックは、大きなものは  $1\mu\text{m}$  以上に成長することもあり、近接する他の Al 配線等の構造と電気的に短絡することがある。短絡が生じた半導体装置は不良品となるため、ラテラルヒロックは半導体装置の歩留りを下げる要因となっていた。

【0005】 また、電源用配線等電流が多く流れる配線および低抵抗が要求される配線は、配線の幅を広くすることが要求される。このような幅の比較的に広い配線は、ラテラルヒロックによる短絡を防止するために、隣接する配線との間隔をその時代の最小加工寸法よりも広くする必要があった。

【0006】 尚、Al 配線のラテラルヒロックについて、文献：（1985 年「シンポジウム オン VLSI テクノロジー ダイジェスト オブ テクニカルペーパー」、第 50～51 頁）にも記載されている。

【0007】 このため、ラテラルヒロックの発生を抑制できる配線構造の実現が望まれていた。

## 【0008】

【課題を解決するための手段】 この出願に係る発明の半導体装置の配線構造によれば、半導体装置において、半導体の下地上に形成された配線構造であって、下地上の構造と近接した当該配線構造の側壁部分の少なくとも一部分に凹凸を具えてなることを特徴とする。

【0009】 また、好ましくは、半導体装置の配線構造の凹凸を具えた側壁部分と背中合わせとなる側壁部分に、この凹凸に対応した凹凸を具えたことにより、この両側壁部分に挟まれた当該配線構造の部分の幅を一定すると良い。

【0010】 尚、ここで半導体の下地とは、基板一般の他に、例えば基板上に絶縁膜等を積層した状態のものも含む。

## 【0011】

【作用】 この発明の半導体装置の配線構造によれば、配線構造の側壁部分に凹凸を設けてある。その結果、側壁の横方向の応力を緩和することができる。応力を緩和することにより、ラテラルヒロックの発生を抑制することができる。若し、凹凸を設けた部分にラテラルヒロックが発生する場合でも、ラテラルヒロックは凹部から主に発生し、凸部から発生する可能性は小さい。これは、例えばパッシベーション膜によって凹部にかかる応力に比べて凸部にかかる応力が小さいためである。尚、この応力は、例えば、パッシベーション膜上に配線を設けた場合は、このパッシベーション膜によって配線の側壁部分にかかる。

【0012】 従って、ラテラルヒロックの発生を考慮する必要がなくなるので、配線構造に近接する構造（例えば隣接する配線）と側壁部分の凸部との距離を、その時代の最小加工寸法まで接近させて配線構造を設けることが可能となる。その結果、配線をより集積化することが可能となる。

【0013】 さらに、一方の側壁に凹凸を形成した配線構造において、配線の幅が一定になる様に、もう一方の側壁にも凹凸を形成すれば、エレクトロマイグレーションの発生を抑制することができる。

## 【0014】

【実施例】 以下、図面を参照して、この発明の配線構造の例について説明する。尚、参照する図面は、この発明が理解できる程度に各構成成分の形状、大きさおよび配置関係を概略的に示してあるにすぎない。従って、この発明は図示例にのみ限定されるものではない。尚、各図では、断面部分ではないが、発明の理解を容易にするため、配線部分にハッチングを付して図示する。

【0015】 <第 1 実施例> 以下、図 1 を参照して、この発明の配線構造の第 1 実施例について説明する。図 1 の (A) は、第 1 実施例の説明に供する平面図である。

図1の(B)は、図1の(A)中のZで示した円で囲まれた部分の拡大図である。

【0016】第1実施例では、半導体装置において、半導体の下地としてのSiの基板10上に、配線構造として5 $\mu$ m程度の幅の第1配線12を設けてある。また、基板10上のこの第1配線12と近接した構造として1 $\mu$ m程度の幅の第2配線14を設けている。第1および第2配線は、いずれも、基板10上に、厚さ1000ÅのTiN、厚さ1000~7000ÅのAlおよび厚さ1000ÅのTiNを順次に積層した配線層からなる。

【0017】そして、この実施例では、この第2配線14と近接した第1配線の側壁部分16に、連続した矩形状の凹凸を設けている。この凹凸は、従来周知のフォトリソグラフィおよびエッチング技術を用いて形成すると良い。また、凹凸の凸部の先端と、第2配線との距離は、最小加工寸法（例えばサブミクロン程度）とし、第1および第2配線の最短距離がこの最小加工寸法以下にならない様にする。これは、最小加工寸法以下では、ラテラルヒロックが発生しなくとも、加工精度の点から短絡が生じる恐れがあるためである。

【0018】また、凹凸の寸法は、図1の(B)に示す様に、例えば深さa=1 $\mu$ m、凹部の幅b=1 $\mu$ m、凸部の幅c=1 $\mu$ mとしてある。ここでは、凹凸の深さとは、(凹凸を設けない場合の)側壁に垂直な方向での凹部(窪み)と凸部と落差を指し、また、凹部および凸部の幅とは、第1配線の延在する方向に沿った方向での凹部および凸部の長さを指す。

【0019】尚、この実施例では凹凸の深さa=1 $\mu$ mとしたが、凹凸の深さは、凹部にラテラルヒロック18が発生した場合に、このラテラルヒロック18の高さ(凹部の底面からラテラルヒロックの先端までの)hと同程度か大きめの値にすると良い。具体的な寸法は、凹凸部に発生するラテラルヒロックの高さhに基づいて経験的に設定すると良い。

【0020】<第2実施例>以下、図2を参照して、この発明の半導体装置の配線構造の第2実施例について説明する。図2の(A)は、第1実施例の説明に供する平面図である。

【0021】第2実施例では、半導体装置において、半導体の下地としての基板20上に、配線構造として5 $\mu$ m程度の幅の第1配線22を設けている。また、基板20上のこの第1配線22と近接した構造として1 $\mu$ m程度の幅の第2配線24を設けてある。第1および第2配線は、いずれも、基板20上に、厚さ1000ÅのTiN、厚さ1000~7000ÅのAlおよび厚さ1000ÅのTiNを順次に積層した配線層からなる。

【0022】そして、第2実施例では、この第2配線24と近接した第1配線の側壁部分26に、鋸歯状の凹凸を設けている。また、鋸歯状の歯の先端と、第2配線24との距離は、最小加工寸法（例えばサブミクロン程

度）とし、第1および第2配線の最短距離がこの最小加工寸法以下にならない様にする。これは、最小加工寸法以下では、ラテラルヒロックが発生しなくとも、加工精度の点から短絡が生じる恐れがあるためである。

【0023】さらに、第2実施例では、鋸歯状の凹凸を具えた側壁部分26と背中合わせとなる側壁部分26aに、この凹凸に対応した凹凸を具えたことにより、この両側壁部分に挟まれた部分の第1配線の幅 $W_1$ を一定とする。ここで、配線の幅とは、配線が延在する方向（即ち、電流の流れる方向）に垂直な方向に沿った配線の幅を指す。例えば、側壁部分26の凸部の先端からこの凸部と背中合わせになる側壁部分26aの凹部の先端（最深部）までの距離が $W_1$ に相当する。

【0024】通常、幅の広い配線には多くの電流が流される。このとき線幅が一定でないと、線幅が狭まっている場所でエレクトロマイグレーションが発生し易い。この点、第2実施例では、第1配線の幅 $W_1$ を一定とすることにより、エレクトロマイグレーションの発生を抑制することができる。

【0025】<第3実施例>以下、図3を参照して、この発明の半導体装置の配線構造の第3実施例について説明する。図3は、第3実施例の説明に供する平面図である。第3実施例では、幅の広い配線同士を近接させた場合について説明する。

【0026】第3実施例では、半導体装置において、半導体の下地としてのSiの基板30上に、配線構造として5 $\mu$ m程度の幅の第1配線32を設けている。また、基板30上のこの第1配線32と近接した構造として5 $\mu$ m程度の幅の第2配線34を設けてある。第1および第2配線は、いずれも、基板30上に、厚さ1000ÅのTiN、厚さ1000~7000ÅのAlおよび厚さ1000ÅのTiNを順次に積層した配線層からなる。

【0027】そして、第3実施例では、互いに近接した第1および第2配線の側壁部分36および38にそれぞれ、連続した矩形状の凹凸を設けている。この凹凸は、従来周知のフォトリソグラフィおよびエッチング技術を用いて形成すると良い。この実施例では凹凸の深さおよび幅をそれぞれ1 $\mu$ mとする。また、互いに対向する側壁部分36および38の凹凸同士の最短距離は、最小加工寸法（例えばサブミクロン程度）以下にならない様にする。これは、最小加工寸法以下では、ラテラルヒロックが発生しなくとも、加工精度の点から短絡が生じる恐れがあるためである。

【0028】<第4実施例>以下、図4を参照して、この発明の半導体装置の配線構造の第4実施例について説明する。図4は、第4実施例の説明に供する平面図である。第4実施例では、比較的幅の広い配線同士を近接させ、かつ、配線の幅を一定にした場合について説明する。

【0029】第4実施例では、半導体装置において、半

導体の下地としての基板40上に、配線構造として5 $\mu$ m程度の幅の第1配線42を設けている。また、基板40上のこの第1配線42と近接した構造として5 $\mu$ m程度の幅の第2配線44を設けてある。第1および第2配線は、いずれも、基板40上に、厚さ1000ÅのTiN、厚さ1000~7000ÅのAlおよび厚さ1000ÅのTiNを順次に積層した配線層からなる。

【0030】そして、第4実施例では、互いに近接した第1および第2配線の側壁部分46および48にそれぞれ、鋸歯状の凹凸を設けている。また、対向する凹凸同士の間隔は、最小加工寸法（例えばサブミクロン程度）以下にならない様にする。これは、最小加工寸法以下では、ラテラルヒロックが発生しなくとも、加工精度の点から短絡が生じる恐れがあるためである。

【0031】さらに、第4実施例では、第1配線の鋸歯状の凹凸を具えた側壁部分46と背中合わせとなる側壁部分46aに、この凹凸に対応した凹凸を具えたことにより、この両側壁部分に挟まれた部分の第1配線幅 $W_1$ を一定とする。ここで、配線の幅とは、配線が延在する方向（即ち、電流の流れる方向）に垂直な方向に沿った配線の幅を指す。例えば、側壁部分46の凸部の先端からこの凸部と背中合わせになる側壁部分46aの凹部の先端（最深部）までの距離が $W_1$ に相当する。

【0032】また、第2配線の鋸歯状の凹凸を具えた側壁部分48と背中合わせとなる側壁部分48aにも、この凹凸に対応した凹凸を具えたことにより、この両側壁部分に挟まれた部分の第2配線の幅 $W_2$ を一定とする。従って、第4実施例では、第1および第2配線のエレクトロマイグレーションの発生を抑制することができる。

【0033】上述した各実施例では、この発明を特定の材料を使用し、特定の条件で構成した例について説明したが、この発明は多くの変更および変形を行うことができる。例えば、上述した実施例では、凹凸の形状を矩形または鋸歯状としたが、この発明では凹凸の形状は、例

えば波形や非周期性の形状を含めた所望の形状とすることができる。

【0034】また、上述した各実施例では、配線をSiの基板上に設けたが、この発明では、例えば絶縁膜を下地として、この上に配線を設けても良い。

【0035】

【発明の効果】この発明の半導体装置の配線構造によれば、配線構造の側壁部分に凹凸を設けてある。その結果、側壁の横方向の応力を緩和することができる。応力を緩和することにより、ラテラルヒロックの発生を抑制することができる。

【0036】従って、ラテラルヒロックの発生を考慮する必要がなくなるので、配線構造に近接する構造（例えば隣接する配線）と側壁部分の凸部との距離を、その時代の最小加工寸法まで接近させて配線構造を設けることが可能となる。その結果、配線をより集積化することが可能となる。

【0037】さらに、一方の側壁に凹凸を形成した配線構造において、配線の幅が一定になる様に、もう一方の側壁に凹凸を形成すれば、エレクトロマイグレーションの発生を抑制することができる。

【図面の簡単な説明】

【図1】(A)は、第1実施例の説明に供する平面図であり、(B)は、(A)の一部拡大図である。

【図2】第2実施例の説明に供する平面図である。

【図3】第3実施例の説明に供する平面図である。

【図4】第4実施例の説明に供する平面図である。

【符号の説明】

10、20、30、40：基板

12、22、32、42：第1配線

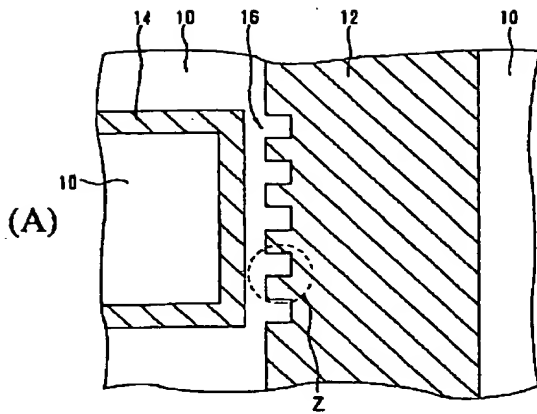
14、24、34、44：第2配線

16、26、26a、36、38：側壁部分

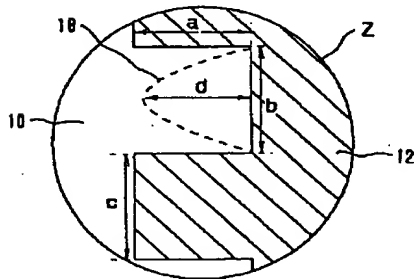
46、46a、48、48a：側壁部分

18：ラテラルヒロック

【図1】



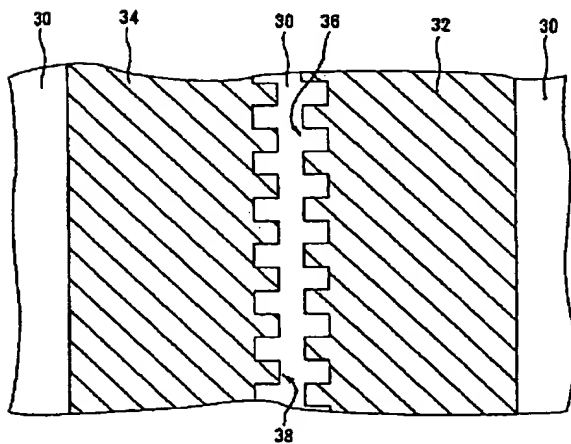
(B)



10: 基板 12: 第1配線 14: 第2配線  
16: 側壁部分 18: ラテラルヒロック

第1実施例

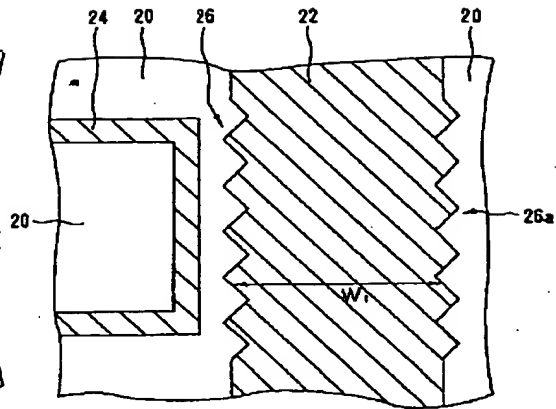
【図3】



30: 基板 32: 第1配線 34: 第2配線 36, 38: 側壁部分

第3実施例

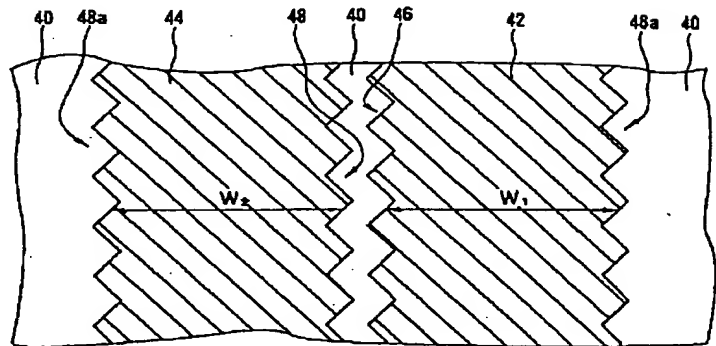
【図2】



20: 基板 22: 第1配線 24: 第2配線  
26, 26a: 側壁部分

第2実施例

【図4】



40: 基板 42: 第1配線 44: 第2配線  
46, 48: 側壁部分 48, 48a: 側壁部分

第4実施例